

## 壹、發明名稱：(中文/英文)

中文發明名稱

相位頻率比較裝置

英文發明名稱

APPARATUS OF PHASE-FREQUENCY DETECTOR

## 貳、申請人：

## 參、發明人：

## 肆、聲明事項：

## 伍、中文發明摘要：

本發明提供一種相位頻率比較裝置用以調整一擺動時脈訊號同相於一擺動訊號，包含有：一第一邏輯閘，分別接收一第一保護訊號以及一第二保護訊號與輸出一第三保護訊號；一第一正反器，用來接收該第三保護訊號，並以於擺動時脈訊號觸發時，輸出一第一輸出訊號；一第二正反器，用來接收第三保護訊號，並於擺動訊號觸發時，輸出一第二輸出訊號；一第二邏輯閘，分別接收第一輸出訊號以及第二輸出訊號與產生一第四保護訊號；一第三邏輯閘，分別接收第三保護訊號以及第四保護訊號輸出一第五保護訊號；以及一控制訊號產生器，用以根據第五保護訊號之邏輯位準決定是否比較擺動訊號以及擺動時脈訊號之相位。

## 陸、英文發明摘要：

An apparatus of phase-frequency detector for adjusting wobble clock signal and wobble signal in the same phase, comprising: a first logic gate, receiving a first protection signal and a second protection signal and outputting a third protection signal according to a logic operation; a first flip-flop, coupled to the first logic gate, outputting the third protection signal as a first output signal when the wobble clock trigger; a second flip-flop, coupled to the first logic gate, outputting the third protection signal as a second output signal when the wobble signal trigger; a second logic gate, coupled to the first and the second flip-flop, outputting a fourth protection signal according to a logic operation; a third logic gate, coupled to the second logic gate, receiving the third and the fourth protection signal, and outputting a fifth protection signal according to a logic operation; and a control signal generator, receiving the wobble clock, the input signal, and the fifth protection signal and

determining whether adjusting the phase of the wobble signal and the wobble clock according to the logic level of the fifth protection signal.

## 柒、指定代表圖：

(一)本案指定代表圖為：第 ( 二 ) 圖。

(二)本代表圖之元件代表符號簡單說明：

22	相位-頻率比較器	32、34、36	OR 邏輯閘
38、40	反向器	42、44	正反器
46	控制訊號產生器		

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 玖、發明說明：

### 【發明所屬之技術領域】

本發明提供一種控制擺動時脈之光碟機與方法，尤指一種應用保護機制可避免相位-頻率比較器誤判擺動時脈與擺動訊號之相位差的方法與光碟機。

### 【先前技術】

在現代的資訊社會中，如何整理儲存大量的資訊，是資訊業界最關心的課題之一。在各種儲存媒介中，光碟片 (optical disc) 以其輕薄的體積，高密度的儲存容量，成為最普遍的高容量資料儲存媒介之一。然而，隨著多媒體技術的發展，由於一般的 CD 光碟片其容量大約僅有 650MB 左右，因此已經無法滿足使用者的需求，所以業界便另提出新的光碟片規格以增加單一光碟片可儲存資料的容量，例如習知的多功能數位碟片 (digital versatile disc, DVD)，其大小與一般的 CD 光碟片相同，但是其容量卻遠大於 CD 光碟片。

雖然唯讀型 (read-only) 的多功能數位碟片已經普遍地使用，然而，如同習知可錄式 CD 光碟片 (CD-R disc) 及可重複寫入式 CD

光碟片 (CD-RW disc) 的發展，因為該可錄式 CD 光碟片與該可重複寫入式 CD 光碟片可便利地提供使用者紀錄所要的資料，因此對於多功能數位碟片而言，業界亦隨之制訂可錄式多功能數位碟片及可重複寫入式多功能數位碟片的規格，以便讓使用者可如同利用可錄式 CD 光碟片與可重複寫入式 CD 光碟片紀錄資料一般地利用可錄式多功能數位碟片及可重複寫入式多功能數位碟片來紀錄大量的資料。如業界所習知，可錄式多功能數位碟片及可重複寫入式多功能數位碟片可區分為不同的規格，例如符合 DVD+R 規格的可錄式多功能數位碟片與符合 DVD+RW 規格的可重複寫入式多功能數位碟片可完全地相容於目前廣泛被使用的 DVD 影音光碟機 (DVD-Video player) 與 DVD 唯讀光碟機 (DVD-ROM drive) 。

為便於儲存資料的管理，多功能數位碟片上用來儲存資料的區域亦會如同 CD 光碟片一般地區分成許多小記錄區 (frame)，而多功能數位碟片上所儲存的資訊都會依照一定的規畫儲存在多功能數位碟片上的各記錄區中。所以，要將資訊寫入一可寫式多功能數位碟片時，光碟燒錄機必須要先確定該可寫式多功能數位碟片上各記錄區的規畫情形，才能正確地將資料寫入該可寫式多功能數位碟片中。為了要記錄與各記錄區相關的資訊，可寫式多功能數位碟片也有特殊的構造來記錄相關的資訊以定址 (addressing) 所紀錄的資料。對於符合 DVD+R 規格的可錄式多功能數位碟片與符合 DVD+RW 規格的可重複寫入式多功能數位碟片來說，該資訊即為位址資料 (address in pregroove, ADIP)。如業界所習知，DVD+R 碟片與 DVD+RW 碟片上均設置有用來紀錄上述位址資料的擺動軌跡，因此 DVD+R 光碟機與 DVD+RW 光碟機便可讀取該擺動軌跡來產生擺動訊號 (wobble signal)，由於擺動訊號係以相變方式來紀錄位址資料，因此 DVD+R 光碟機與 DVD+RW 光碟機需先依據該擺動訊號產生相對應之非相位調變的擺動時脈，以便一位址資料解碼器來解碼該擺動訊號以擷取出所要的位址資料，換句話說，若擺動訊號不穩定，則位址資料解碼器便無法順利地由擺動訊號讀出所要的位址資料。

### 【發明內容】

本發明提供一種相位頻率比較裝置用以調整一擺動時脈訊號同相於一擺動訊號，包含有：一第一邏輯閘，其輸入端分別接收一第一保護訊號以及一第二保護訊號，並根據邏輯運算的結果輸出一第三保護訊號；一第一正反器，連結至第一邏輯閘，其輸入端接收第三保護訊號，用以當擺動時脈訊號觸發時，輸出第二

保護時脈訊號為一第一輸出訊號；一第二正反器，連結至第一邏輯閘，其輸入端接收第三保護訊號，用以當擺動訊號觸發時，輸出第三保護時脈訊號為一第二輸出訊號；一第二邏輯閘，連接至第一正反器以及第二正反器，輸入端分別接收第一輸出訊號以及第二輸出訊號，並根據邏輯運算的結果輸出一第四保護訊號；一第三邏輯閘，連接至第二邏輯閘，其輸入端分別接收第三保護訊號以及第四保護訊號，並根據邏輯運算的結果輸出一第五保護訊號；以及一控制訊號產生器，分別接收擺動時脈訊號、擺動訊號以及第五保護訊號，用以根據第五保護訊號之邏輯位準，決定是否比較擺動訊號以及擺動時脈訊號之相位。

本發明另提供一種相位頻率比較的方法，用以調整一擺動時脈訊號同步於一擺動訊號，包含有：將一第一保護訊號以及一第二保護訊號執行一第一邏輯運算，用以輸出一第三保護訊號；當擺動時脈訊號觸發時，輸出第三保護訊號形成一第一輸出訊號；當擺動訊號觸發時，輸出第三保護訊號形成一第二輸出訊號；將第一輸出訊號以及第二輸出訊號執行一第二邏輯運算，用以輸出一第四保護訊號；以及將第三保護訊號以及第四保護訊號執行一第三邏輯運算，用以輸出一第五保護訊號；其中根據該第五保護訊號之邏輯準位，決定是否比較擺動訊號以及擺動時脈訊號之相位。

本發明光碟機（DVD+R 光碟機或 DVD+RW 光碟機）係應用具有保護機制的時脈產生電路，該保護機制可遞延一保護訊號的重置時間，因此可避免相位-頻率比較器誤判擺動時脈與擺動訊號之相位關係。

### 【實施方式】

請參閱圖一，圖一為本發明光碟機 10 的功能方塊示意圖。光碟機 10 包含有複數個低通濾波器（low-pass filter, LPF）12、14，複數個截波器（slicer）16、18、20，一相位-頻率比較器（phase-frequency detector, PFD）22，一迴路濾波器（loop filter）24，一壓控振盪器（voltage-controlled oscillator, VCO）26，一位址資料解碼器（ADIP decoder）28，以及一保護電路 29。如業界所習知，位址資料係以相位調變方式紀錄於擺動訊號 Wobble 中，而光碟片上的每二個記錄區係對應 93 個擺動週期，其中 8 個擺動週期係以相位調變方式來紀錄位址資料，因此光碟機 10 必須依據相位調變之擺動訊號 Wobble 先產生一非相位調變之擺動時脈 WobbleCLK，然後才可經由擺動時脈 WobbleCLK 與擺動訊號 Wobble 的 XOR 邏輯運算來擷取出擺動訊號 Wobble 中相位調變週期所對應的邏輯值，所以，擺動訊號 Wobble 會先經由一低通濾波器 12 處理以產生一輸出訊號 S1，然後再經由截波器 16 將輸出訊號 S1 轉換為對應方波波形的輸出訊號 S2。此外，輸出訊號 S1 亦會輸入另一低通濾波器 14 以轉換為一輸出訊號 S3，請注意，低通濾波器 12 係對應一低 Q 值（Q factor），



而低通濾波器 14 則對應一高 Q 值。接著，輸出訊號 S3 再經由截波器 18 而轉換為對應方波波形的輸出訊號 S4。

相位-頻率比較器 22，迴路濾波器 24，壓控振盪器 26，以及截波器 20 可視為一時脈產生電路 (clock generator)，用來產生所需的擺動時脈 WobbleCLK。如圖一所示，當壓控振盪器 26 接收一控制電壓 Vc 後便依據控制電壓 Vc 的電壓準位產生擺動時脈 WobbleCLK 至位址資料解碼器 28，同時擺動時脈 WobbleCLK 會經由截波器 20 轉換為具有方波波形的輸出訊號 S5，然後，相位-頻率比較器 22 便可比較輸出訊號 S5 與輸出訊號 S4 之間的相位差，並依據相位差產生控制訊號 UP、DN 至迴路濾波器 24，最後迴路濾波器 24 便依據控制訊號 UP 與控制訊號 DN 來輸出控制電壓 Vc 至壓控振盪器 26 以調整擺動時脈 WobbleCLK 的頻率。

一般而言，迴路濾波器 24 會包含有電壓提昇電路 (charge pump) 以依據控制訊號 UP、DN 調整控制電壓 Vc 的大小，而控制電壓 Vc 之大小係用來驅動壓控振盪器 26 調整其輸出之擺動時脈 WobbleCLK 的頻率。舉例來說，若輸出訊號 S5 的正緣 (rising edge) 提前於輸出訊號 S4 的正緣前形成，則會觸發相位-頻率比較器 22 產生控制訊號 DN 以用來降低控制電壓 Vc，亦即降低擺動時脈 WobbleCLK 之頻率而遞延輸出訊號 S5 之下一回正緣的產生時間，以便修正目前輸出訊號 S5 之相位領先輸出訊號 S4 之相位的狀態，而當輸出訊號 S4 的正緣稍後形成時，相位-頻率比較器 22 會觸發控制訊號 UP 產生一脈衝 (impulse)，並隨即同時重置控制訊號 UP、DN 而完成一次相位校正的操作；相反地，若輸出訊號 S4 的正緣提前於輸出訊號 S5 的正緣前形成，則會觸發相位-頻率比較器 22 產生控制訊號 UP 以用來提升控制電壓 Vc，亦即增加擺動時脈 WobbleCLK 之頻率而提早輸出訊號 S5 之下一回正緣的產生時間，以便修正目前輸出訊號 S5 之相位落後輸出訊號 S4 之相位的狀態，而當輸出訊號 S5 的正緣稍後形成時，相位-頻率比較器 22 會觸發控制訊號 DN 產生一脈衝，並隨即同時重置控制訊號 UP、DN 而完成一次相位校正的操作。此外，當輸出訊號 S4 與輸出訊號 S5 同相時，輸出訊號 S4 與輸出訊號 S5 之正緣會同時觸發相位-頻率比較器 22 產生控制訊號 UP 的脈衝與控制訊號 DN 的脈衝，並隨即會同時重置控制訊號 UP 與控制訊號 DN，由於控制訊號 UP 與控制訊號 DN 係分別用來提升與降低控制電壓 Vc，且控制訊號 UP 與控制訊號 DN 被觸發的持續時間 (duration) 相同，因此當輸出訊號 S4 與輸出訊號 S5 同相時，控制電壓 Vc 會保持不變而驅使壓控振盪器 26 繼續維持目前的擺動時脈 WobbleCLK。最後，位址資料解碼器 28 便可根據對應擺動訊號 Wobble 之輸出訊號 S2 與擺動時脈 WobbleCLK 來執行一 XOR 邏輯運算以擷取擺動訊號 Wobble 中相位調變之動週期所對應的邏輯值，並利用該邏輯值來判斷擺動訊號 Wobble 是否紀錄同步單元 (sync unit) 或資料單元 (data unit) 而為有效的位址資料 ADIP。

如前所述，擺動時脈 WobbleCLK 係依據擺動訊號 Wobble 所產生，然而，擺動訊號 Wobble 卻包含有相位調變的擺動週期，因此當擺動訊號 Wobble 之相位調變週期影響輸出訊號 S4 時，對於相位-頻率比較器 22 來說，若其直接依據對應擺動訊號 Wobble 之輸出訊號 S4 來驅動輸出訊號 S5 同步於輸出訊號 S4，則此時由於相位調變之擺動週期的干擾，不穩定的輸出訊號 S4 會造成相位-頻率比較器 22 誤動作而驅使壓控振盪器 26 不停地調整擺動時脈 WobbleCLK，亦即若擺動時脈 WobbleCLK 之頻率原本已鎖定擺動訊號 Wobble 之非相位調變週期所對應的頻率，然而當擺動訊號 Wobble 之相位調變週期影響輸出訊號 S4 後，擺動時脈 WobbleCLK 之頻率會因為輸出訊號 S4 的影響而隨之不穩定，所以必須重新進行同步擺動時脈 WobbleCLK 之時脈週期與擺動訊號 Wobble 之非相位調變週期的操作。

因此，於光碟機 10 中，保護電路 29 便用來依據對應擺動訊號 Wobble 的輸出訊號 S3 產生一保護訊號 P1，亦即保護電路 29 可偵測輸出訊號 S3 中受擺動訊號 Wobble 之 8 個相位調變週期影響的時段，同時於該時段中持續輸出對應一邏輯值（例如“1”）保護訊號 P1 至相位-頻率比較器 22。當相位-頻率比較器 22 接收到保護訊號 P1 時，相位-頻率比較器 22 便會停止輸出控制訊號 UP、DN，所以迴路濾波器 24 便會保持目前的控制電壓 Vc，對於壓控振盪器 26 來說，當控制電壓 Vc 對應一固定的電壓準位時，擺動時脈 WobbleCLK 的頻率亦會對應一定值，換句話說，當保護電路 29 偵測到輸出訊號 S3 中的不穩定週期後，其經由輸出保護訊號 P1 來保護擺動時脈 WobbleCLK 不受擺動訊號 Wobble 的相位調變週期所影響。

位址資料解碼器 28 係依據擺動時脈 WobbleCLK 來解碼輸出訊號 S2 以輸出擺動訊號 Wobble 以相位調變方式所紀錄的位址資料 ADIP，因此當擺動時脈 WobbleCLK 的時脈週期與擺動訊號 Wobble 之非相位調變週期同步，且位址資料解碼器 28 可成功地解碼擺動訊號 Wobble 產生所要的位址資料 ADIP 後，位址資料解碼器 28 便可預測擺動訊號 Wobble 之相位調變週期影響相位-頻率比較器 22 的時序。舉例來說，依據 DVD+R 與 DVD+RW 的規格可知，一光碟片上的每二個記錄區會對應 93 個擺動週期，其中 8 個擺動週期係以相位調變方式來紀錄位址資料 ADIP，而其餘的 85 個擺動週期係為非相位調變的訊號，所以位址資料解碼器 28 先自 8 個相位調變週期擷取出位址資料 ADIP，而於 85 個擺動週期後，位址資料解碼器 28 又成功地自接連的 8 個相位調變週期擷取出位址資料 ADIP，所以位址資料解碼器 28 便可預測擺動訊號 Wobble 於後續 85 個擺動週期後會對應相位調變之擺動週期，因此位址資料解碼器 28 便可於該相位調變之擺動週期影響相位-頻率比較器 22 的時序之前一預定時間即輸出一保護訊號 P2 至相位-頻率比較器 22，亦即位址資料解碼器 28 可觸發保護訊號 P2



對應一邏輯值（例如“1”）直到相位調變之擺動週期結束為止。保護訊號 P2 與保護訊號 P1 具有相同的功用，亦即當相位-頻率比較器 22 接收到保護訊號 P2 時，相位-頻率比較器 22 便會停止輸出控制訊號 UP、DN，所以迴路濾波器 24 便會保持目前的控制電壓 Vc，由於控制電壓 Vc 對應一固定的電壓準位，所以擺動時脈 WobbleCLK 的頻率亦會對應一定值。

如上所述，本實施例之相位-頻率比較器 22 係依據保護訊號 P1、P2 來避免擺動訊號 Wobble 的相位調變週期干擾擺動時脈 WobbleCLK，亦即相位-頻率比較器 22 使用一保護機制來確保擺動時脈 WobbleCLK 的時脈週期可正確地同步於擺動訊號 Wobble 之非相位調變週期。請同時參閱圖二與圖三，圖二為圖一所示之相位-頻率比較器 22 的功能方塊示意圖，而圖三為圖二所示之相位-頻率比較器 22 的操作示意圖。相位-頻率比較器 22 包含有複數個 OR 邏輯閘 32、34、36，複數個反向器 38、40，複數個正反器 42、44，以及一控制訊號產生器 46。相位-頻率比較器 22 的操作說明如下，首先，保護電路 29 所輸出的保護訊號 P1 與位址資料解碼器 28 所輸出的保護訊號 P2 經由 OR 邏輯閘 32 執行 OR 邏輯運算後產生一保護訊號 P3，一般而言，於位址資料解碼器 28 可使用擺動時脈 WobbleCLK 成功地擷取位址資料 ADIP 前，相位-頻率比較器 22 主要係利用保護電路 29 所輸出的保護訊號 P1 來避免擺動時脈 WobbleCLK 受擺動訊號 Wobble 干擾，然而，當壓控振盪器 26 可產生所要的擺動時脈 WobbleCLK 後，由於位址資料解碼器 28 此時可預測擺動訊號 Wobble 中相位調變週期的時序，因此，相位-頻率比較器 22 主要係利用位址資料解碼器 28 所輸出的保護訊號 P2 來避免擺動時脈 WobbleCLK 受擺動訊號 Wobble 干擾，所以相位-頻率比較器 22 便利用 OR 邏輯閘 32 來輸出保護訊號 P3 以同時涵蓋兩保護訊號 P1、P2 對擺動時脈 WobbleCLK 所提供的保護功能。

然後，保護訊號 P3 會同時輸入正反器 42、44 的資料輸入端 D，當正反器 42、44 的時脈端 CLK 受一正緣所觸發時，正反器 42、44 的資料輸入端 D 所保持的邏輯值才會傳遞資料輸出端 Q，且資料輸出端 Q 會保持資料輸入端 D 的邏輯值。本實施例中，輸出訊號 S4、S5 係分別經由反向器 38、40 反轉其邏輯值後輸入正反器 42、44 的時脈端 CLK，亦即當輸出訊號 S4、S5 對應一負緣(falling edge)時，正反器 42、44 會將資料輸入端 D 所保持的邏輯值傳遞至資料輸出端 Q。如圖三所示，於時間 t4 時，OR 邏輯閘 32 所輸出的保護訊號 P3 才由一低邏輯準位轉變至一高邏輯準位（正緣），而輸出訊號 S4 直到時間 t7 時由一高邏輯準位轉變至一低邏輯準位（負緣），所以對於正反器 44 而言，其時脈端 CLK 因為正緣觸發而將資料輸入端 D 的邏輯值傳遞至資料輸出端 Q，亦即正反器 44 的資料輸出端 Q 於時間 t7 前會對應低邏輯準位，而於時間 t7 時則對應高邏輯準位。當正反器 44 的資料輸出端 Q 驅使 OR 邏輯閘 34 之一輸入端對應高邏輯準位後，OR 邏輯閘 34 所輸出的保護訊號 P4 便會於時間 t7 時由低邏輯準位轉

變至高邏輯準位。同樣地，於時間  $t_8$  時，輸出訊號  $S_5$  會由一高邏輯準位轉變至一低邏輯準位（負緣），所以對於正反器 42 而言，其時脈端 CLK 因為正緣觸發而將資料輸入端 D 的邏輯值傳遞至資料輸出端 Q，亦即正反器 44 的資料輸出端 Q 於時間  $t_8$  前會對應低邏輯準位，而於時間  $t_8$  時則對應高邏輯準位，由於 OR 邏輯閘 34 係執行一 OR 邏輯運算，因此當正反器 42 的資料輸出端 Q 驅使 OR 邏輯閘 34 之另一輸入端亦對應高邏輯準位後，OR 邏輯閘 34 所輸出的保護訊號  $P_4$  仍會繼續維持高邏輯準位。

此外，於時間  $t_{10}$  時，OR 邏輯閘 32 所輸出的保護訊號  $P_3$  會由高邏輯準位轉變至低邏輯準位（負緣），而輸出訊號  $S_4$  稍後於時間  $t_{12}$  時由高邏輯準位轉變至低邏輯準位（負緣），所以對於正反器 44 而言，其時脈端 CLK 因為正緣觸發而將資料輸入端 D 的邏輯值傳遞至資料輸出端 Q，亦即正反器 44 的資料輸出端 Q 於時間  $t_{12}$  前會對應高邏輯準位，而於時間  $t_{12}$  時則對應低邏輯準位。當正反器 44 的資料輸出端 Q 驅使 OR 邏輯閘 34 之一輸入端對應低邏輯準位時，由於正反器 42 的資料輸出端 Q 仍保持高邏輯準位，所以 OR 邏輯閘 34 所輸出的保護訊號  $P_4$  於時間  $t_{12}$  時仍會對應高邏輯準位。然而，於時間  $t_{13}$  時，輸出訊號  $S_5$  會由高邏輯準位轉變至低邏輯準位（負緣），所以對於正反器 42 而言，其時脈端 CLK 因為正緣觸發而將資料輸入端 D 的邏輯值傳遞至資料輸出端 Q，亦即正反器 44 的資料輸出端 Q 於時間  $t_{13}$  前會對應高邏輯準位，而於時間  $t_{13}$  時則對應低邏輯準位，由於 OR 邏輯閘 34 係執行一 OR 邏輯運算，因此當正反器 42 的資料輸出端 Q 亦驅使 OR 邏輯閘 34 之另一輸入端對應低邏輯準位後，OR 邏輯閘 34 所輸出的保護訊號  $P_4$  便會由高邏輯準位轉變至低邏輯準位。

本實施例中，保護訊號  $P_4$  與保護訊號  $P_3$  會進一步地經由 OR 邏輯閘 36 執行一 OR 邏輯運算而產生一保護訊號  $P_5$ ，如圖三所示，保護訊號  $P_3$  係於時間  $t_4 \sim t_{10}$  之間係對應高邏輯準位，而保護訊號  $P_4$  則於時間  $t_7 \sim t_{13}$  之間對應高邏輯準位，所以，保護訊號  $P_5$  便會於時間  $t_4 \sim t_{13}$  之間對應高邏輯準位。OR 邏輯閘 36 同時會將保護訊號  $P_5$  傳遞至控制訊號產生器 46。控制訊號產生器 46 係用來依據輸出訊號  $S_4$  與輸出訊號  $S_5$  之間的相位關係產生相對應的控制訊號 UP、DN，因此便可控制壓控振盪器 26 調整擺動時脈 WobbleCLK 的頻率。如圖三所示，輸出訊號  $S_5$  於時間  $t_0$  時即產生正緣，然而，輸出訊號  $S_4$  稍後於時間  $t_1$  時才產生正緣，亦即輸出訊號  $S_5$  的相位領先輸出訊號  $S_4$  的相位，所以於時間  $t_0$  時，控制訊號產生器 46 會觸發控制訊號 DN 由高邏輯準位轉變至低邏輯準位，而於時間  $t_1$  時，控制訊號產生器 46 會觸發控制訊號 UP 產生一脈衝，同時重置控制訊號 DN；同理，輸出訊號  $S_4$  於時間  $t_2$  時即產生正緣，然而，輸出訊號  $S_5$  稍後於時間  $t_3$  時才產生正緣，亦即輸出訊號  $S_4$  的相位領先輸出訊號  $S_5$  的相位，所以於時間  $t_2$  時，控制訊號產生器 46 會觸發控制訊號 UP 由高邏輯準位轉變至低邏輯準位，而於時間  $t_3$  時，控制訊號產生器 46 會觸發控制訊



號 DN 產生一脈衝，同時重置控制訊號 UP。

由於保護訊號 P5 於時間  $t_4 \sim t_{13}$  之間對應高邏輯準位，亦即於時間  $t_4 \sim t_{13}$  中啟動保護機制來避免擺動訊號 Wobble 之相位調變週期干擾擺動時脈 WobbleCLK，所以控制訊號產生器 46 於時間  $t_4 \sim t_{13}$  之間並不會觸發控制訊號 UP、DN 由高邏輯準位轉變至低邏輯準位而驅使控制電壓  $V_c$  產生任何變動。於時間  $t_{13}$  後，輸出訊號 S4 於時間  $t_{14}$  時產生正緣，然而，輸出訊號 S5 稍後於時間  $t_{15}$  時才產生正緣，亦即輸出訊號 S4 的相位領先輸出訊號 S5 的相位，所以於時間  $t_{14}$  時，控制訊號產生器 46 可觸發控制訊號 UP 由高邏輯準位轉變至低邏輯準位，而於時間  $t_{15}$  時，控制訊號產生器 46 可觸發控制訊號 DN 產生一脈衝，並同時重置控制訊號 UP；同樣地，由於保護訊號 P5 於時間  $t_{13}$  之後係對應低邏輯準位而不啟動保護機制，所以控制訊號產生器 46 於時間  $t_{16}$  時可成功地觸發控制訊號 UP 由高邏輯準位轉變至低邏輯準位，而於時間  $t_{17}$  時，控制訊號產生器 46 可觸發控制訊號 DN 產生一脈衝，並同時重置控制訊號 UP。

本實施例中，OR 邏輯閘 34 的功能係用來延後保護機制的結束時間以確保相位-頻率比較器 22 正常地運作，舉例來說，保護訊號 P3 於時間  $t_{10}$  時由高邏輯準位轉變至低邏輯準位，由圖三可知，時間  $t_{10}$  係介於時間  $t_9$  與時間  $t_{11}$  之間，其中輸出訊號 S4 於時間  $t_9$  產生正緣，以及輸出訊號 S5 於時間  $t_{11}$  產生正緣。所以，若直接使用保護訊號 P3 來驅動控制訊號產生器 46 而不經由 OR 邏輯閘 34 的處理，對於控制訊號產生器 46 來說，其於時間  $t_{11}$  時觸發一控制訊號 DN' 由高邏輯準位轉變至低邏輯準位，然而，輸出訊號 S4 直到時間  $t_{14}$  才產生正緣，所以控制訊號產生器 46 於時間  $t_{14}$  時觸發一控制訊號 UP' 產生一脈衝，並同時重置控制訊號 DN'；同樣地，輸出訊號 S5 於時間  $t_{15}$  產生正緣，所以控制訊號產生器 46 於時間  $t_{15}$  時觸發控制訊號 DN' 由高邏輯準位轉變至低邏輯準位，而輸出訊號 S4 直到時間  $t_{16}$  才產生正緣，所以控制訊號產生器 46 於時間  $t_{16}$  時觸發控制訊號 UP' 產生一脈衝，並同時重置控制訊號 DN'。如圖三所示，輸出訊號 S4 與輸出訊號 S5 於時間  $t_9 \sim t_{11}$  之間係對應一相位差，且輸出訊號 S4 的相位領先輸出訊號 S5，然而，於保護訊號 P3 所啟動的保護機制結束後，由於保護訊號 P3 的重置時間  $t_{10}$  係介於時間  $t_9$  與時間  $t_{11}$  之間，因此造成輸出訊號 S4 與輸出訊號 S5 於時間  $t_{11} \sim t_{14}$  之間係對應一相位差，且輸出訊號 S5 的相位反而領先輸出訊號 S4，換句話說，由於保護訊號 P3 之重置時間的影響，因此可能會造成相位-頻率比較器 22 不正常地運作。所以，本實施例中，相位-頻率比較器 22 利用 OR 邏輯閘 34 來驅使保護訊號 P3 於輸出訊號 S4、S5 兩者均已產生一負緣時才由高邏輯準位重置至低邏輯準位（保護訊號 P4），因此可避免上述相位領先關係倒置的情形。

另外，本實施例中，OR 邏輯閘 36 的功能係用來回復保護機制的開始時間

以確保相位-頻率比較器 22 正常地運作，舉例來說，保護訊號 P3 於時間  $t_4 \sim t_{10}$  之間係對應高邏輯準位，亦即控制訊號產生器 46 理應於時間  $t_4$  即啟動保護機制來避免擺動時脈 WobbleCLK 受擺動時脈 Wobble 的相位調變週期所干擾，然而，若直接使用保護訊號 P4 來驅動控制訊號產生器 46 而不經由 OR 邏輯閘 36 的處理，對於控制訊號產生器 46 來說，其於時間  $t_7$  時才會啟動保護機制，換句話說，控制訊號產生器 46 會於時間  $t_5 \sim t_6$  之間觸發控制訊號 UP'、DN' 以調整輸出訊號 S5 與輸出訊號 S4 的相位差，所以擺動時脈 WobbleCLK 便可能多執行一次相位校正而受相位調變週期所干擾。所以，相位-頻率比較器 22 利用 OR 邏輯閘 36 以於保護訊號 P3 觸發時即會啟動保護機制（保護訊號 P5），因此可避免上述控制訊號產生器 46 不當地校正輸出訊號 S4、S5 之間的相位。

如上所述，正反器 42、44（不考慮反向器 38、40 的運作）與控制訊號產生器 46 係為正緣觸發之元件，而保護訊號 P4 的觸發時間( $t_7$ )與重置時間( $t_{13}$ )因為反向器 38、40 的作用而由輸出訊號 S4、S5 的負緣所控制，且控制訊號產生器 46 便需依據輸出訊號 S4、S5 的正緣來產生控制訊號 UP、DN。然而，於本發明光碟機 10 中，保護訊號 P4 的觸發時間與重置時間亦可直接由輸出訊號 S4、S5 的正緣所控制，以及控制訊號產生器 46 則依據輸出訊號 S4、S5 的負緣來產生控制訊號 UP、DN，亦即需調整圖二所示之電路架構，其中輸出訊號 S4、S5 不經由反向器 38、40 而直接輸入正反器 42、44 的時脈端 CLK，以及輸出訊號 S4、S5 需先經由反向器 38、40 處理後才傳遞至控制訊號產生器 46。

本發明光碟機（DVD+R 光碟機或 DVD+RW 光碟機）係應用具有保護機制的時脈產生電路，該保護機制可遞延一保護訊號的重置時間，因此可避免相位-頻率比較器誤判擺動時脈與擺動訊號之相位關係。本發明光碟機係利用保護機制來校正保護訊號以使時脈產生電路可迅速地產生所要的擺動時脈，此外，本發明光碟機亦利用保護機制來校正保護訊號以便時脈產生電路可穩定地維持所要的擺動時脈，綜合上述，本發明光碟機於執行資料燒錄時可具有較佳效能。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。

## 【圖式簡單說明】

圖式之簡單說明

圖一為本發明光碟機的功能方塊示意圖。

圖二為圖一所示之相位-頻率比較器的功能方塊示意圖。

圖三為圖二所示之相位-頻率比較器的操作示意圖。

圖式之符號說明

10

光碟機

12、14

低通濾波器

16、18、20	截波器	22	相位-頻率比較器
24	迴路濾波器	26	壓控振盪器
28	位址資料解碼器	29	保護電路
32、34、36	OR 邏輯閘	38、40	反向器
42、44	正反器	46	控制訊號產生器

## 拾、申請專利範圍：

1. 一種相位頻率比較器，用以調整一目標時脈訊號同相於一輸入訊號，包含有：
  - 一第一邏輯閘，其輸入端分別接收一第一保護訊號以及一第二保護訊號，並根據邏輯運算的結果輸出一第三保護訊號；
  - 一第一正反器，連結至該第一邏輯閘，其輸入端接收該第三保護訊號，用以當該目標時脈訊號觸發時，輸出該第三保護時脈訊號為一第一輸出訊號；
  - 一第二正反器，連結至該第一邏輯閘，其輸入端接收該第三保護訊號，用以當該輸入訊號觸發時，輸出該第三保護時脈訊號為一第二輸出訊號；
  - 一第二邏輯閘，連接至該第一正反器以及該第二正反器，其輸入端分別接收該第一輸出訊號以及該第二輸出訊號，並根據邏輯運算的結果輸出一第四保護訊號；
  - 一第三邏輯閘，連接至該第二邏輯閘，其輸入端分別接收該第三保護訊號以及該第四保護訊號，並根據邏輯運算的結果輸出一第五保護訊號；以及
  - 一控制訊號產生器，分別接收該目標時脈訊號、該輸入訊號以及該第五保護訊號，用以根據該第五保護訊號之邏輯位準，決定是否比較該輸入訊號以及該目標時脈訊號之相位；

其中，當該保護訊號為一第一邏輯準位時，停止比較該輸入訊號以及該目標時脈訊號之相位；其中當該保護訊號為一第二邏輯準位時，比較該輸入訊號以及該目標時脈訊號之相位差輸出一電壓控制訊號，用以調整該目標時脈訊號同相於該輸入訊號。
2. 如申請專利範圍第 1 項所述之相位頻率比較器，其中該第一邏輯閘、該第二邏輯閘以及該第三邏輯閘皆為一或閘。
3. 如申請專利範圍第 1 項所述之相位頻率比較器，其中該第一邏輯準位為高邏輯準位。
4. 如申請專利範圍第 1 項所述之相位頻率比較器，其中該第二邏輯準位為低邏



輯準位。

5. 如申請專利範圍第 1 項所述之相位頻率比較器，其中該第一正反器以及該第二正反器皆為一 D 型正反器。
6. 如申請專利範圍第 1 項所述之相位頻率比較器，其中該第一正反器以及該第二正反器皆為負緣觸發之 D 型正反器。
7. 如申請專利範圍第 1 項所述之相位頻率比較器，其中更包含有：  
一第一反相器，連接至該第一正反器之觸發端，用以當該目標時脈訊號輸入該第二正反器之觸發端前，先反相該目標時脈訊號；以及  
一第二反相器，連接至該第二正反器之觸發端，用以當該輸入訊號輸入該第二正反器之觸發端前，先反相該輸入訊號。
8. 如申請專利範圍第 7 項所述之相位頻率比較器，其中該第一正反器以及該第二正反器皆為正緣觸發之 D 型正反器。
9. 如申請專利範圍第 1 項所述之相位頻率比較器，其中該相位頻率比較器可應用於一光碟系統中。
10. 如申請專利範圍第 9 項所述之相位頻率比較器，其中該輸入訊號為一光碟片之擺動訊號，該目標時脈訊號為該光碟系統對應該擺動訊號所產生之擺動時脈訊號。
11. 一種相位頻率比較器，用以調整一目標時脈訊號同相於一輸入訊號，包含有：  
一第一邏輯閘，其輸入端分別接收一第一保護訊號以及一第二保護訊號，並根據邏輯運算的結果輸出一第三保護訊號；  
一第一正反器，連結至該第一邏輯閘，其輸入端接收該第三保護訊號，用以當該目標時脈訊號觸發時，輸出該第三保護時脈訊號為一第一輸出訊號；  
一第二正反器，連結至該第一邏輯閘，其輸入端接收該第三保護訊號，用以當該輸入訊號觸發時，輸出該第三保護時脈訊號為一第二輸出訊號；  
一第二邏輯閘，連接至該第一正反器以及該第二正反器，其輸入端分別接收該第一輸出訊號以及該第二輸出訊號，並根據邏輯運算的結果輸出一第四保護訊號；以及  
一第三邏輯閘，連接至該第二邏輯閘，其輸入端分別接收該第三保護訊號以及該第四保護訊號，並根據邏輯運算的結果輸出一第五保護訊號。  
其中根據該第五保護訊號之邏輯準位，決定是否比較該輸入訊號以及該目標

時脈訊號之相位。

12. 如申請專利範圍第 11 項所述之相位頻率比較器，其中該第一邏輯閘、該第二邏輯閘以及該第三邏輯閘皆為一或閘。
13. 如申請專利範圍第 11 項所述之相位頻率比較器，其中該第一正反器以及該第二正反器皆為一 D 型正反器。
14. 如申請專利範圍第 11 項所述之相位頻率比較器，其中該第一正反器以及該第二正反器皆為負緣觸發之 D 型正反器。
15. 如申請專利範圍第 11 項所述之相位頻率比較器，其中更包含有：一控制訊號產生器，分別接收該目標時脈訊號、該輸入訊號以及該第五保護訊號，用以根據該第五保護訊號之邏輯位準，決定是否比較該輸入訊號以及該目標時脈訊號之相位。
16. 如申請專利範圍第 15 項所述之相位頻率比較器，其中當該第五保護訊號為一第一邏輯準位時，停止比較該輸入訊號以及該目標時脈訊號之相位。
17. 如申請專利範圍第 16 項所述之相位頻率比較器，其中該第一邏輯準位為高邏輯準位。
18. 如申請專利範圍第 15 項所述之相位頻率比較器，其中當該第五保護訊號為一第二邏輯準位時，比較該輸入訊號以及該目標時脈訊號之相位差輸出一電壓控制訊號，用以調整該目標時脈訊號同相於該輸入訊號。
19. 如申請專利範圍第 18 項所述之相位頻率比較器，其中該第二邏輯準位為低邏輯準位。
20. 如申請專利範圍第 11 項所述之相位頻率比較器，其中更包含有：  
一第一反相器，連接至該第一正反器之觸發端，用以當該目標時脈訊號輸入該第二正反器之觸發端前，先反相該目標時脈訊號；以及  
一第二反相器，連接至該第二正反器之觸發端，用以當該輸入訊號輸入該第二正反器之觸發端前，先反相該輸入訊號。
21. 如申請專利範圍第 19 項所述之相位頻率比較器，其中該第一正反器以及該第二正反器皆為正緣觸發之 D 型正反器。

22. 如申請專利範圍第 11 項所述之相位頻率比較器，其中該相位頻率比較器可應用於一光碟系統中。
23. 如申請專利範圍第 21 項所述之相位頻率比較器，其中該輸入訊號為一光碟片之擺動訊號，該目標時脈訊號為該光碟系統對應該擺動訊號所產生之擺動時脈訊號。
24. 一種相位頻率比較的方法，用以調整一目標時脈訊號同步於一輸入訊號，包含有：  
將一第一保護訊號以及一第二保護訊號執行一第一邏輯運算，用以輸出一第三保護訊號；  
當該目標時脈訊號觸發時，輸出該第三保護訊號形成一第一輸出訊號；  
當該輸入訊號觸發時，輸出該第三保護訊號形成一第二輸出訊號；  
將該第一輸出訊號以及該第二輸出訊號執行一第二邏輯運算，用以輸出一第四保護訊號；以及  
將該第三保護訊號以及該第四保護訊號執行一第三邏輯運算，用以輸出一第五保護訊號；  
其中根據該第五保護訊號之邏輯準位，決定是否比較該輸入訊號以及該目標時脈訊號之相位。
25. 如申請專利範圍第 24 項所述之相位頻率比較的方法，其中當該第五保護訊號為一第一邏輯準位時，停止比較該輸入訊號以及該目標時脈訊號之相位。
26. 如申請專利範圍第 26 項所述之相位頻率比較的方法，其中該第一邏輯準位為高邏輯準位。
27. 如申請專利範圍第 24 項所述之相位頻率比較的方法，其中當該第五保護訊號為一第二邏輯準位時，比較該輸入訊號以及該目標時脈訊號之相位差輸出一電壓控制訊號，用以調整該目標時脈訊號同相於該輸入訊號。
28. 如申請專利範圍第 27 項所述之相位頻率比較的方法，其中該第二邏輯準位為低邏輯準位。
29. 如申請專利範圍第 24 項所述之相位頻率比較的方法，其中當該目標時脈訊號由邏輯高位準轉換成邏輯低位準時，輸出該第三保護訊號形成一第一輸出訊號。
30. 如申請專利範圍第 24 項所述之相位頻率比較的方法，其中當該輸入訊號由



邏輯高位準轉換成邏輯低位準時，輸出該第三保護訊號形成一第一輸出訊號。

31. 如申請專利範圍第 24 項所述之相位頻率比較的方法，其中該相位頻率比較器可應用於一光碟系統中。
32. 如申請專利範圍第 31 項所述之相位頻率比較的方法，其中該輸入訊號為一光碟片之擺動訊號，該目標時脈訊號為該光碟系統對應該擺動訊號所產生之擺動時脈訊號。

拾壹、圖式：